

(19)世界知的所有権機関  
国際事務局(43)国際公開日  
2005年9月1日 (01.09.2005)

PCT

(10)国際公開番号  
WO 2005/081300 A1

(51)国際特許分類: H01L 21/304, B24B 37/00

(21)国際出願番号: PCT/JP2005/002785

(22)国際出願日: 2005年2月22日 (22.02.2005)

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

(30)優先権データ:  
特願2004-046411 2004年2月23日 (23.02.2004) JP

(71)出願人(米国を除く全ての指定国について): 東洋ゴム工業株式会社 (TOYO TIRE & RUBBER CO., LTD.) [JP/JP]; 〒5508661 大阪府大阪市西区江戸堀1丁目17番18号 Osaka (JP).

(72)発明者; および  
(75)発明者/出願人(米国についてのみ): 下村 哲生 (SHI-MOMURA, Tetsuo) [JP/JP]; 〒5200292 滋賀県大津市堅田二丁目1番1号 東洋紡績株式会社総合研究所内 Shiga (JP). 中森 雅彦 (NAKAMORI, Masahiko) [JP/JP]; 〒5200292 滋賀県大津市堅田二丁目1番1号 東洋紡績株式会社総合研究所内 Shiga (JP). 山田 孝敏 (YAMADA, Takatoshi) [JP/JP]; 〒5200292 滋賀県大津市堅田二丁目1番1号 東洋紡績株式会社総合研究所内 Shiga (JP). 数野 淳 (KAZUNO, Atsushi) [JP/JP]; 〒5508661 大阪府大阪市西区江戸堀1丁目17番18号 東洋ゴム工業株式会社内 Osaka (JP). 小川 一幸 (OGAWA, Kazuyuki) [JP/JP]; 〒5508661 大阪府大阪市西区江戸堀1丁目17番18号 東洋ゴム工業

(74)代理人: 河宮 治, 外 (KAWAMIYA, Osamu et al.); 〒5400001 大阪府大阪市中央区城見1丁目3番7号 IMPビル青山特許事務所 Osaka (JP).

(81)指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84)指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54) Title: POLISHING PAD AND METHOD FOR MANUFACTURE OF SEMICONDUCTOR DEVICE USING THE SAME

(54)発明の名称: 研磨パッドおよびそれを使用する半導体デバイスの製造方法

(57) Abstract: A polishing pad for polishing a semiconductor wafer which has a polishing layer and a cushion layer, characterized in that said polishing layer is formed from an expanded polyurethane and has a flexural modulus of elasticity of 250 to 350 MPa, and said cushion layer is formed from a closed-cell cellular material and has a thickness of 0.5 to 1.0 mm and a strain constant of 0.01 to 0.08  $\mu$ m/(gf/cm<sup>2</sup>); and a method for manufacturing a semiconductor device which uses the polishing pad. The above polishing pad can impart excellent flat characteristics and the uniformity of them to an article to be polished such as a semiconductor wafer, without causing scratch.

(57) 要約: 本発明により、半導体ウエハ等の被研磨体に、スクラッチを発生することなく、優れた平坦化特性とその均一性を提供し得る研磨パッドおよびこの研磨パッドを使用する半導体デバイスの製造方法を提供する。本発明は、研磨層とクッション層とを含む、半導体ウエハを研磨する研磨パッドであって、該研磨層が発泡ポリウレタンから形成され、かつ曲げ弾性率250～350 MPaを有し、該クッション層が独立気泡発泡体から形成され、かつ厚さ0.5～1.0mmおよび歪定数0.01～0.08  $\mu$ m/(gf/cm<sup>2</sup>)を有することを特徴とする研磨パッドに関する。

WO 2005/081300 A1